

最新チップを搭載し、大容量データをリアルタイムに処理する 高速画像処理ボードを開発

株式会社ファースト（本社：〒242-0001 神奈川県大和市下鶴間 2791-5、社長：牧野正勝、資本金：1億4070万円）は、大容量の画像データを高速に処理できる画像処理ボード FVDDP01 を開発し、'04 国際画像機器展（12月1日～3日）に出展いたします。

画像処理装置に対する要求トレンドは小型化・高速化・高機能化・高画素入力（高精度）化を求められています。画像処理ボード FVDDP01 はその一助となるものです。

1. 概要

FVDDP01 は空間フィルタ処理などをハードウェアで高速処理できる PCI バスの画像処理ボードです。

画像処理業界で初めてアイピーフレックス社の DAPDNA-2 を画像処理用チップとして採用しています。

CameraLink 仕様 I/F カメラが接続でき、画像を取り込みながらリアルタイムに処理ができます。並列処理が可能で、しかも動的にコンフィグレーションを変える（チップ内のプログラム内容(回路)を書き換える）ことも可能です。また、複数枚のボードをカスケード接続し、パイプライン的に異なる画像処理を同時に実行することもできます。

FVDDP01 は大容量画像データを高速処理するのに最適なボードです。

2. 開発の背景

現在弊社は汎用 CPU 等を応用した画像処理技術が中心的です。VGA サイズ程度の容量の画像データならば汎用 CPU 等で処理する方法が現時点では最も利用しやすいと思われます。しかし、最近では 100 万画素や 200 万画素クラスのカメラを使うことは普通になり、しかもカラー画像の取扱いが多くなっています。また 5000 画素や 8000 画素の高速ラインカメラを使うシーンも増え、これら大容量データ処理の高速化が非常に重要なテーマとなっていますが、汎用 CPU のみではこのような大きなサイズの画像を実用的な時間内で処理するのは限界にきています。また、汎用 CPU 等の高速化に伴って発生する熱は画像処理装置の小型化の障害にもなっています。例えばタワー型 PC を何台も並べて並列的に処理をさせ高速化を図っているユーザもいますが装置の大型化とコスト高をまねいています。

高速化にはいくつか手法がありますが、例えば演算量の多い単純な画像処理は専用のプロセッサやボードに任せ、それ以外の複雑な処理や制御は汎用 CPU に任せるといった手法をとれば、汎用 CPU はそれほど高性能でなくてもよく発熱量も少なくでき小型化も可能です。そこで弊社も専用プロセッサを搭載した画像処理ボードを企画・開発しました。

3. 画像処理プロセッサに DAPDNA-2 を採用

アイピーフレックス社（<http://www.ipflex.com/jp/>）の DAPDNA-2 は、チップ内の回路構成を瞬時に変更することで機能を切り替え、従来は複数のチップが必要とされたいくつものアプリケーションを 1 チップで実現するダイナミック・リコンフィギュラブル・プロセッサです。

DAPDNA-2 は、DAP と呼ばれる高性能 RISC コアと、DNA と呼ばれる 376 個の専用演算器（PE:

Processing Element) の 2 次元マトリクスからなるデュアルコア・プロセッサであり、アプリケーションに応じて最適なハードウェア回路をオンデマンドで構成でき、システム構築時だけでなくシステムの動作中にもアプリケーションに合わせて瞬時(1クロック)に再構成することが可能です。

また、複数のアプリケーションを必要に応じて呼び出し実行することで高速処理が可能なマルチ処理、アプリケーションを複数に分割して実行し、終了後に瞬時に次の処理にナノ秒オーダーにて移行する時分割処理の 2 通りにて複数のアプリケーションを高速に処理することが可能なチップです。

4 . 特長・仕様

CameraLink 仕様 I/F のカメラが接続でき (Medium config. 1ch or Base config. 2ch)、カメラ画像を取り込みながらリアルタイム処理が可能

並列処理が可能で、しかも動的にコンフィグレーションを変える(チップ内のプログラム内容(回路)を書き換える)ことが可能

カメラ画像のみならず、PC のメインメモリ上にある画像を読み込んで処理することも可能

最大 16 枚までの複数ボードをカスケード接続し、パイプライン的に異なる画像処理を同時に実行することが可能

入力補助のランダムトリガ、ロータリエンコーダ機能

搭載メモリ 256MB(DDR-SDRAM)

32 ビット PCI バス

ボードサイズ 210 × 116.68mm

5 . 性能

画像入力と同時に画像データを処理する場合は実時間処理。

内蔵メモリ上の画像を処理する場合は、処理性能の上限の目安として、単純な 3×3 のフィルタ処理で約 1.3Gpixel/s 程度、内蔵メモリの性能にも依存しますがウェーブレットやフーリエ変換ならば数百 Mpixel/s 程度。

例えば画質改善や検査等の画像処理速度を CPU 処理に較べ数倍～数十倍にすることが可能。

6 . 効果・有用性

(1) 各々の処理が高速で書き換え可能

カメラ画像を入力しながらリアルタイムに処理ができるので、カメラから映像を入力し終わった時には画像処理も終わっています。実行画像処理が小さなロジックであれば、複数のロジックを DAPDNA-2 に書き込み同時に実行することもできますし、ロジックが大きく一種の画像処理しか書き込めないのであれば、次々に DAPDNA-2 の回路(ロジック)を書き換えて処理を実行することもできます。

仮に従来の FPGA を使ったボードで同じことを実現しようとするれば、各々異なる目的用の FPGA を搭載したボードを複数枚 PC に装着する必要がある、煩雑で尚且つコスト高を招きます。

(2) 分散処理で同時に実行

例えば 1 台の PC に複数枚のボードを装着、各々のボードをカスケード接続し、1 枚目のボードにカメラをつなぎ、他ボードにスルー画像を流して、各々のボードで異なる処理を同時並列に実行できます。あるいは 1 枚目の 1 次処理結果を 2 枚目のボードにリアルタイム転送して 2 枚目で 2 次処理を実施し、その

最終結果を PC に渡すという、いわゆるパイプライン処理も実行できます。これにより複数台の PC^{3/3} 像分配し処理していたものを 1 台の PC で処理することも可能になります。

(3) 複数枚のボードで 1 つの処理を実施

DAPDNA-2 の演算回路数には限りがあり、例えばフィルタ処理における 9×9 や 11×11 等のマトリックス演算でしかも任意の乗算係数が多い場合は 1 つの DAPDNA-2 では実現できない場合もあります。その場合は、例えば 2 枚のボード間でデータをやり取りしながら処理を実現することが可能です。

(4) 保存した画像も処理

カメラから入力中の画像ばかりではなく、あらかじめ PC のメインメモリや HDD に保存してある画像も PCI バス経由でボード上のメモリに転送して処理することが可能なので、過去に撮った画像の評価や実験にも最適です。

7 . 価格・リリース時期など

(1) 価格

未定

(2) 発売時期

2005 年度上半期中を予定

(3) 販売形態

直接販売

8 . 開発・製造・販売元のプロフィール

社名 株式会社ファースト

本社所在地 〒242-0001 神奈川県大和市下鶴間 2791-5

設立 1982 年 8 月 2 日

資本金 14,070 万円 (払込)

代表取締役社長 牧野正勝

従業員数 87 人

売上高 2003 年度 26 億円

業務内容 画像処理装置・画像処理ソフト・画像入力ボードの開発・製造・販売
カラーデジタルカメラ・カラーラインセンサカメラの製造・販売
コンクリート等の構造物調査データ解析ストレージサービス
FA 向けインフラソリューションの設計・開発・施工・保守

事業所 / 営業所 南関東営業所 (神奈川)、大阪営業所 (大阪)、諏訪事業所 (長野)
台湾営業オフィス (台湾・台北市)、上海開発オフィス (中国・上海市)
韓国総代理店 (韓国・ソウル市)

URL <http://www.fast-corp.co.jp/>

本リリースについての問い合わせ先

株式会社ファースト 画像ソリューション事業本部 児玉潮児

TEL.046-272-8690 FAX.046-272-8692 Mail : S.Kodama@fast-corp.co.jp